

Docket No.: 67161-134

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Koyu ASAI, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: December 03, 2003	:	Examiner: Unknown
	:	
For:	:	INTERCONNECTION STRUCTURE OF SEMICONDUCTOR DEVICE

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2003-165013, filed June 10, 2003

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY



Stephen A. Becker
Registration No. 26,527

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 SAB:tlb
Facsimile: (202) 756-8087
Date: December 3, 2003

67161-134
ASAI
December 3, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 6 月 1 0 日
Date of Application:

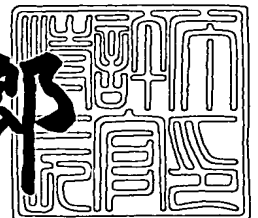
出 願 番 号 特 願 2 0 0 3 - 1 6 5 0 1 3
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 6 5 0 1 3]

出 願 人 株式会社ルネサステクノロジ
Applicant(s):

2 0 0 3 年 7 月 1 0 日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特 2 0 0 3 - 3 0 5 6 0 3 7

【書類名】 特許願

【整理番号】 543820JP01

【提出日】 平成15年 6月10日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/31

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノロジ内

【氏名】 浅井 孝祐

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノロジ内

【氏名】 飛松 博

【発明者】

【住所又は居所】 兵庫県伊丹市瑞原 4 丁目 1 番地 株式会社ルネサスセミコンダクタエンジニアリング内

【氏名】 川田 宏幸

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノロジ内

【氏名】 澤田 真人

【特許出願人】

【識別番号】 503121103

【氏名又は名称】 株式会社ルネサステクノロジ

【代理人】

【識別番号】 100064746

【弁理士】

【氏名又は名称】 深見 久郎

【選任した代理人】

【識別番号】 100085132

【弁理士】

【氏名又は名称】 森田 俊雄

【選任した代理人】

【識別番号】 100083703

【弁理士】

【氏名又は名称】 仲村 義平

【選任した代理人】

【識別番号】 100096781

【弁理士】

【氏名又は名称】 堀井 豊

【選任した代理人】

【識別番号】 100098316

【弁理士】

【氏名又は名称】 野田 久登

【選任した代理人】

【識別番号】 100109162

【弁理士】

【氏名又は名称】 酒井 將行

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の配線構造

【特許請求の範囲】

【請求項 1】 配線に、前記配線の他の部分より高い引張り応力が発生している応力集中部を局部的に設けた、半導体装置の配線構造。

【請求項 2】 前記配線に、配線本体に連続するダミー配線を設け、前記ダミー配線に前記応力集中部を設けた、請求項 1 に記載の半導体装置の配線構造。

【請求項 3】 ビアにより前記ダミー配線を構成した、請求項 2 に記載の半導体装置の配線構造。

【請求項 4】 前記応力集中部の近傍または前記応力集中部に接して圧縮の内部応力を有する絶縁膜を設けることにより、前記応力集中部に引張り応力を発生させた、請求項 1 から 3 のいずれかに記載の半導体装置の配線構造。

【請求項 5】 前記絶縁膜が、プラズマ CVD 法により堆積された SiN 膜である、請求項 4 に記載の半導体装置の配線構造。

【請求項 6】 前記応力集中部に発生した引張り応力は、200MPa 以上、400MPa 以下である、請求項 1 から 5 のいずれかに記載の半導体装置の配線構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、配線に応力集中部を設けた半導体装置の配線構造に関する。

【0002】

【従来の技術】

半導体装置の配線構造においては、ストレスマイグレーションによりビアやビア底などの配線にボイドが発生することがある。さらにこのボイドにより配線が断線することがあり、半導体装置の信頼性を低下させるという問題がある。

【0003】

ボイドの発生を防止するため、たとえば特許文献 1 および 2 に記載の半導体装置においては、配線の側面に圧縮応力を有する絶縁膜、配線の上面に引張り応力

を有する絶縁膜を、配線の長手方向に互って設けている。これらの配線構造においては、引張り応力と圧縮応力との相互緩衝作用により、配線内における応力を緩和し、ストレスマイグレーションを防止することを目的としている。

【0004】

また、特許文献3に記載の半導体装置においては、半導体装置に回路の構成要素としては用いられないダミー領域を設けている。このダミー領域は、配線の近傍に、配線とは離隔した状態で設けている。この構造においては、ダミー領域に優先的にボイドを発生させることで、配線構造におけるボイドの発生を防止することを目的としている。

【0005】

【特許文献1】

特開平7-106323号公報

【0006】

【特許文献2】

特開平9-213800号公報

【0007】

【特許文献3】

特開平8-264647号公報

【0008】

【発明が解決しようとする課題】

特許文献1に記載の半導体装置においては、配線に直接接触するように、圧縮応力を有する絶縁膜と引張り応力を有する絶縁膜とを設けている。そして、この圧縮応力と引張り応力の相互緩衝作用により応力を緩和している。しかしながらこの半導体装置の構造では、たとえばビア底などの局所的なボイドの発生を抑制するためには十分ではない。また、応力緩和のために設けた、配線側面の圧縮応力を有する絶縁膜や、配線上面の引張り応力を有する絶縁膜により、かえってビア底や配線内にボイドの形成を促進する可能性もある。たとえば、この配線がビアであった場合には、配線側面の圧縮応力を有する絶縁膜は、ビアに引張り応力をおよぼし、ビア底にボイドが形成されやすくなる。また、配線層内の配線にお

いては、配線に圧縮応力と引張り応力とが作用しているので、配線内の弱い部分、たとえば結晶粒界などに応力が集中し、結晶粒界などにおける結合力を弱める。その結果、結晶粒界などにボイドが発生しやすくなることも予想される。

【0009】

特許文献2に記載の半導体装置においては、圧縮応力を持つ絶縁膜を配線直上に形成し、その絶縁膜を埋め込むように引っ張り応力を持つ埋め込み用の絶縁膜を形成している。この構造では、この2つの絶縁膜の作用により応力緩和を促進している。配線直上に形成される絶縁膜は、その垂直方向の圧縮応力は形成過程で既に緩和されている。そのため、この絶縁膜は、配線に水平方向の引っ張り応力をおよぼすこととなる。さらに、埋め込み用の絶縁膜は、この配線に水平方向および垂直方向に引っ張り応力をおよぼす。そのため、結果として、配線内に大きな引っ張り応力が発生し、特許文献1に記載の半導体装置と同様に、配線内の結合の弱い結晶粒界においてボイドが発生しやすくなる可能性がある。

【0010】

特許文献3に記載の半導体装置においては、配線とは接触しない、構造的に弱い部分をダミー領域として形成している。そして、このダミー領域で、応力を緩和するものである。しかしながら、配線層全体の応力緩和には効果があるが、ダミー領域と、応力を緩和すべき配線との距離が遠いため、局所的な応力に対してはその効果が十分でない。また、ダミー領域は、配線層内に形成されるため、ビア底のような局所的な応力を緩和するには十分とはいえない。さらに、low-k材料のように、それ自身の機械的強度が弱いと、ダミー領域による応力緩和効果がおよぼ範囲が狭くなり、さらにこの効果が小さくなる。

【0011】

したがって、この発明は、上記課題を解決するためになされたものであり、任意の位置において、配線内のボイドの発生を抑制することができる半導体装置の配線構造を提供することを目的とする。

【0012】

【課題を解決するための手段】

この発明に基づいた半導体装置の配線構造に従えば、配線に、配線の他の部分

より高い引張り応力が発生している応力集中部を局部的に設けている。

【0013】

【発明の実施の形態】

以下、各実施の形態における半導体装置の配線構造について説明する。

【0014】

(実施の形態1)

実施の形態1について、図1から図8を参照して説明する。なお、図1は、本実施の形態における半導体装置の配線構造を示し、図2におけるI-I矢視断面を示す断面図であり、図2は、同配線構造を示す平面図であり、図3から図8は、同配線構造の製造方法を示す断面工程図である。

【0015】

図1および図2を参照して、半導体装置の配線構造について説明する。本実施の形態の配線構造においては、配線に、配線本体11に連続するダミー配線15を設ける。そして、このダミー配線15の全体を配線本体11より高い引張り応力が発生する応力集中部21としている。

【0016】

配線本体11は、半導体装置の回路構成上必要となる配線であり、Cuにより構成されている。図1には、配線本体11として、下層配線11A、上層配線11Cおよび下層配線11Aと上層配線11Cとを接続するビア11Bを例示している。

【0017】

ダミー配線15は、半導体装置の回路構成上は不要な配線であり、ボイドが発生しても、半導体装置の動作や性能などに、ほとんど影響をおよぼさない部分である。ダミー配線15は、配線本体11に連続するように形成されている。ここでは、下層配線11Aから上方に延びる円筒状のビアによりダミー配線15を形成している。このダミー配線15も、配線本体11と同様にCuにより構成されている。配線本体11およびダミー配線15は、Cu以外で構成してもよい。たとえば、Al、AgまたはAuで構成しても良い。また、Cu、Al、AgまたはAuを含む材料により構成してもよい。

【0018】

ダミー配線 15 の外周を囲むように、100 nm 程度の薄い層間膜 13 を介して、絶縁膜 17 が設けられている。絶縁膜 17 は、高密度プラズマ CVD (Chemical Vapor Deposition) 法により堆積された SiN 膜であり、圧縮の内部応力を有している。絶縁膜 17 により、絶縁膜 17 に接するダミー配線 15 の全体に引張り応力が作用する。この引張り応力は、主にダミー配線 15 の長手方向（図 1 において上下方向）に作用する。その結果、ダミー配線 15 の全体が、配線本体 11 より高い引張り応力が発生する、応力集中部 21 となる。

【0019】

本実施の形態では、ダミー配線 15 の全体を囲むように中空円筒状の絶縁膜 17 を設けている。ダミー配線 15 の一部にのみ対応する位置に圧縮の内部応力を有する絶縁膜 17 を設け、ダミー配線 15 の一部に応力集中部 21 を設けてもよい。具体的には、ダミー配線 15 の長手方向（図 1 において上下方向）の一部にのみ対応する部分を囲むように中空円筒状の絶縁膜 17 を設けてもよい。また、ダミー配線 15 をたとえば角柱状や板状に構成し、その一側面または複数の側面の近傍に、板状または柱状の絶縁膜 17 を設けるようにしてもよい。

【0020】

ダミー配線 15 に高い引張り応力が発生する応力集中部 21 を形成することにより、応力集中部 21 にボイド 51 の形成が促進される。このダミー配線 15 は配線本体 11 に連続しているので、ストレスマイグレーションが発生し、配線本体 11 のベークンシー（原子空孔）やマイクロボイド（微小空隙）が、応力集中部 21 に集中する。その結果、配線本体 11 からベークンシーやマイクロボイドが減少する。これにより応力集中部 21 におけるボイド 51 の形成が促進される。逆に配線本体 11 のダミー配線 15 が接続された部分の近傍においては、ボイドの発生が抑制される。これによりボイド 51 の発生による品質低下を抑制して、半導体装置の信頼性を向上させることができる。

【0021】

ここで、中空円筒状の絶縁膜 17 からダミー配線 15 に作用する応力としては、ダミー配線 15 の長手方向（図 1 において上下方向）には引張り応力が発生す

る。一方、ダミー配線 15 の半径方向には圧縮応力が発生することが考えられる。ストレスマイグレーションによりダミー配線 15 の応力集中部 21 にボイド 51 を集中させるためには、応力集中部 21 に引張り応力が発生している必要がある。そのため、絶縁膜 17 は、その半径方向の厚みに対して、その軸方向の長さを十分に長くしている。また、中空円筒状の絶縁膜 17 の半径方向の厚みを十分薄くすることでも同様の効果が得られる。

【0022】

応力集中部 21 に発生する引張り応力は、200 MPa 以上、400 MPa 以下が好ましい。引張り応力が 200 MPa 未満であると、配線本体 11 でのボイドの発生を抑制する効果が十分でない。また、引張り応力が 400 MPa を超えると、ダミー配線 15 が破断する恐れがある。配線材料の主成分として使用されている Al や Cu の引張り強度は、それぞれ、47 MPa および 210 MPa 程度である。そのためバルク材料での引張り試験では、この値で破断する。しかしながら、LSI の配線のように微細でかつ周辺が絶縁膜に覆われた構造での引張り強度は、バルク材料の状態より高くなる。Cu の場合、400 MPa 程度までの引張り応力においては破断はおきにくい、400 MPa を超えるとダミー配線 15 が破断する恐れがある。ダミー配線 15 が破断した場合には、ダミー配線内の応力が完全に緩和されてしまい、ベークンシーやマイクロボイドを応力集中部 21 に集中させる効果が無くなってしまう。ベークンシーやマイクロボイドを効率的に集めるためには、ダミー配線を破断させずに、配線 11A からダミー配線 15 までの間に応力勾配を形成する必要がある。このような応力勾配を作り出すためには、ダミー配線 15 が破断しない、400 MPa 以下の引張り応力とすることが好ましい。

【0023】

また、ダミー配線 15 に 400 MPa を超えるような大きな引張り応力を加える場合には、ダミー配線 15 の周辺の層間膜 13 の応力も同様に大きくなる。このような大きな応力が加わると、周辺の層間膜 13 にクラックが発生する恐れがある。この観点からも、応力集中部 21 に発生する引張り応力は 400 MPa 以下が好ましい。

【0024】

このダミー配線 15 および応力集中部 21 は、配線本体 11 のボイド 51 が発生しやすい箇所に設けることが好ましい。ボイド 51 が発生しやすい箇所としては、ベーカンシーやマイクロボイドの絶対量が多い太い配線の近傍や、構造上高い引張り応力が作用する部分などがある。ダミー配線 15 や応力集中部 21 は、配線本体 11 の任意の位置に局部的に設けることができるので、配線本体 11 の任意の位置においてボイド 51 の発生を防止することができる。また本実施の形態では、ダミー配線 15 をビアで構成しているので、半導体装置の面積を増大させることなく、ダミー配線 15 および応力集中部 21 を形成することができる。

【0025】

また、Cu により構成された配線に対しては、次のような理由でボイドが発生しやすいため特に有効である。半導体装置の高速化を達成するためには、配線遅延すなわち RC (resistance-capacitance) 遅延が問題となる。この RC 遅延は、配線の抵抗と配線が持つ容量の積とで決定される。そのため高速化が要求される場合には、従来用いられていた Al や Al の合金より比抵抗の小さい Cu からなる配線や Cu の合金からなる配線が採用される。この Cu を含む配線は、Al のようなエッチングによる加工が困難である。そこで、ダマシンと呼ばれる配線埋め込みプロセスにより形成される。

【0026】

このダマシンにおいては、絶縁膜に接続孔または配線溝などの凹部を形成し、この凹部に Cu を埋め込み、その後 CMP (Chemical Mechanical Polishing) により平坦化する。この凹部に Cu を埋め込む工程には、電界メッキ (ECP: Electrochemical Plating) や CVD などが用いられるが、コストなどで優れる ECP が主流である。

【0027】

ECP により形成された Cu メッキ膜には、ベーカンシーやマイクロボイドを多く含む、引張り応力を持つ、低温 (100℃以下) で結晶粒成長がみられるという特徴がある。これらの特徴のために、低温で保持すると結晶粒成長とともに、ベーカンシーやマイクロボイドが放出される。このベーカンシーやマイクロボ

イドが、Cuを含む配線内で引張り応力の高い部分に拡散（ストレスマイグレーション）し、そこでボイドが形成されやすい。したがって、このECPにより形成されたCuメッキ膜からなる配線のようにボイドが発生しやすい材料に対しては、適宜間隔でダミー配線15および応力集中部21を局部的に設けることが特に有効である。これにより応力集中部21にボイド51を集中させ、Cuを含む配線本体11でのボイド51の発生を抑制することができる。

【0028】

図3から図8を参照して、本実施の形態の配線構造の製造方法について説明する。図3を参照して、Cuを含む配線本体11の上にキャップ膜12を積層する。キャップ膜12は、エッチングストッパおよびCuの拡散防止のために形成するものであり、ここではプラズマCVDにより形成されたSiN膜である。キャップ膜12の上に層間膜13を積層する。この層間膜13は、誘電率の低い絶縁膜であるlow-k膜で構成する。特に高速化が要求されない半導体装置の場合には、SiO₂など他の絶縁材料により層間膜13を構成することができる。

【0029】

図4を参照して、層間膜13にエッチングを行いダミー配線15を埋め込むための開口14を形成する。このとき層間膜13と共にキャップ膜12もエッチングにより除去する。

【0030】

図5を参照して、図示しないバリア膜およびCuシード膜を開口14の内面に形成する。バリア膜としては、Ta膜、Ta₂N膜またはWN膜などを用いる。Cuシード膜は、Cuをスパッタリングにより積層して形成する。続いて開口14にECPによりダミー配線15となるCu膜を埋め込む。そして、Cu膜およびバリア膜の不要な部分をCMPにより除去する。

【0031】

図6を参照して、ダミー配線15の周囲に100nm程度の厚みの層間膜13を残して、エッチングによりダミー配線15の周囲に中空円筒状の開口16を形成する。この工程では、キャップ膜12は除去しない。

【0032】

図7を参照して、高密度プラズマCVD法により開口16にSiN膜からなる、絶縁膜17を埋め込む。高密度プラズマCVD法を用いることにより絶縁膜17には、高い圧縮の内部応力が残留する。このとき次のような方法により、絶縁膜17に残留する内部応力の大きさを調整することができる。高密度プラズマCVD装置の場合、ソースパワーやバイアスパワーを増加させることにより、絶縁膜17の圧縮応力を増加させることができる。平行平板のプラズマCVD装置の場合には、SiH₄ガスの流量を少なくしたり、成膜時の圧力を下げることによって、絶縁膜17の圧縮応力を増加させることができる。また、2周波励起の平行平板プラズマCVD装置の場合には、KHzオーダーの低励起周波数のパワーを上げることにより、絶縁膜17の圧縮応力を増加させることができる。

【0033】

最後に図8を参照して、層間膜13の表面の不要なSiN膜を、CMPにより除去する。以上の工程により、配線本体11に接続したダミー配線15および応力集中部21を形成することができる。

【0034】

上記のように本実施の形態では、ダミー配線15に100nm程度の厚みの層間膜13を介して絶縁膜17を設けている。言い換えるとダミー配線15の近傍に絶縁膜17を設けている。このように絶縁膜17とダミー配線15とは直接接する必要はなく、絶縁膜17の応力がダミー配線15に十分に作用する程度の近傍に配設すればよい。

【0035】

(実施の形態2)

以下、実施の形態2について、図9から図14を参照して説明する。なお、図9は、本実施の形態における半導体装置の配線構造を示す平面図であり、図10から図14は、同配線構造の製造方法を示し、図9のXIV-XIV矢視断面に対応する断面における断面工程図である。

【0036】

図9を参照して、半導体装置の配線構造について説明する。なお、実施の形態1と対応する構成については、同一の参照番号を付し、その説明は繰り返さない

。本実施の形態の配線構造においては、配線に、配線本体 11 に連続するダミー配線 15 として、配線本体 11 から横方向に延びる配線を設けている。そして、ダミー配線 15 の略全体を配線本体 11 より高い引張り応力が作用する応力集中部 21 としている。

【0037】

本実施の形態においては、配線本体 11 と同一の層内にダミー配線 15 を設けている。配線本体 11 およびダミー配線 15 は Cu や Cu の合金などの Cu を含む金属により構成しているが、Cu 以外の金属のみで構成してもよい。ダミー配線 15 の上層には、ダミー配線 15 に直接接するように絶縁膜 17 が設けられている。絶縁膜 17 は、高密度プラズマ CVD 法により構成された SiN 膜であり、圧縮の内部応力を有している。これにより、絶縁膜 17 に接するダミー配線 15 の上面を介して絶縁膜 17 からの引張り応力が作用し、ダミー配線 15 の略全体に引張り応力が発生する。

【0038】

絶縁膜 17 は、図 9 に示すように、ダミー配線 15 の基部を除く上面の全体を覆い、さらに、ダミー配線 15 の上面から三方がはみ出すよう構成されている。その結果、ダミー配線 15 の略全体が、配線本体 11 より高い引張り応力が発生する応力集中部 21 となる。この実施の形態では、ダミー配線 15 の基部を絶縁膜 17 が覆わないように構成しているので、配線本体 11 と絶縁膜 17 とが接することはない。これにより、絶縁膜 17 の圧縮応力が、配線本体 11 に作用しにくくしている。また、ダミー配線 15 の一部にのみ接するように圧縮の内部応力を有する絶縁膜 17 を設け、ダミー配線 15 の一部に応力集中部 21 を構成してもよい。たとえば、配線本体 11 への影響をさらに小さくするため、配線本体 11 から離れたダミー配線 15 の先端部にのみ接するように絶縁膜 17 を設けるようにしてもよい。

【0039】

ダミー配線 15 に高い引張り応力が発生する応力集中部 21 を形成することにより、応力集中部 21 にボイド 51 の形成が促進され、ストレスマイグレーションが発生する。これにより配線本体 11 の、ダミー配線 15 が接続された部分の

近傍におけるボイド 51 の発生を抑制し、半導体装置の信頼性を向上させることができる。

【0040】

このダミー配線 15 および応力集中部 21 は、配線本体 11 のボイド 51 が発生しやすい箇所に局部的に設けることが好ましい。たとえば、下層配線とビアとが接続された部分、いわゆるビア底には、構造上高い引張り応力が作用するため、ボイド 51 が発生しやすいことが知られている。本実施の形態では、横方向すなわち配線本体 11 が設けられた層と同一の層にダミー配線 15 を設けるので、このビア底を構成する配線本体 11 の側面にダミー配線 15 を接続し、ビア底でのボイド 51 の発生を抑制することができる。

【0041】

図 10 から図 14 を参照して、本実施の形態の配線構造の製造方法について説明する。まず、図 10 を参照して、Cu を含む配線本体 11 の形成時に、同時にダミー配線 15 を形成しておく。

【0042】

図 11 を参照して、配線本体 11 およびダミー配線 15 の上にキャップ膜 12 を積層する。キャップ膜 12 は、プラズマ CVD により形成された SiN 膜である。キャップ膜 12 の上に層間膜 13 を積層する。この層間膜 13 は、誘電率の低い絶縁膜である low-k 膜で構成する。

【0043】

図 12 を参照して、層間膜 13 にエッチングを行い、絶縁膜 17 を埋め込むための開口 16 を形成する。この開口 16 は、ダミー配線 15 の基部を除く、ダミー配線 15 の上面の全体を覆うように形成する。このとき層間膜 13 と共にキャップ膜 12 もエッチングにより除去する。

【0044】

図 13 を参照して、高密度プラズマ CVD により開口 16 に SiN 膜からなる絶縁膜 17 を埋め込む。高密度プラズマ CVD を用いることにより絶縁膜 17 には、圧縮の内部応力が残留する。

【0045】

最後に図 14 を参照して、層間膜 13 の表面の不要な SiN 膜を、CMP により除去する。以上の工程により、ダミー配線 15 の上面の略全面に直接接触する絶縁膜 17 を形成することができる。これにより絶縁膜 17 からの引張り応力が作用し、ダミー配線 15 の略全体を応力集中部 21 とすることができる。

【0046】

上記二つの実施の形態ではいずれも、高密度プラズマ CVD により SiN 膜を堆積して絶縁膜 17 を形成したが、絶縁膜 17 はこれに限定されない。圧縮の内部応力を有し、Cu を含む配線を劣化させないような膜であればどのような膜でも使用することができる。たとえば、スパッタにより構成した TiN 膜などの、圧縮の内部応力を有するスパッタ膜を用いることができる。プラズマ CVD 法により堆積した TEOS (Tetra Ethyl Ortho Silicate) 膜、高密度プラズマ CVD 法により堆積した酸化膜などの絶縁膜なども用いることができる。

【0047】

図 15 は、ダミー配線 15 の延びる方向を示す縦断面図である。この図に示すように、実施の形態 2 においては配線本体 11 と同一の層内に、横方向に延びるようにダミー配線 15 を設けている。また実施の形態 1 においては、縦方向に延びるダミー配線 15 B を設けている。このダミー配線の延びる方向はこれらに限定されず、例えば斜め方向に延びるダミー配線 15 A を設けてもよい。

【0048】

また、図 16 は、ダミー配線 15 の延びる方向を示す平面図である。この図に示すように、実施の形態 2 においては、配線本体 11 の延びる方向に対して直角をなす方向に延びるようにダミー配線 15 を設けている。ダミー配線 15 の方向はこれに限定されず、たとえば、配線本体 11 に斜めに交差するようなダミー配線 15 A またはダミー配線 15 B を設けてもよい。このようにダミー配線 15 の延びる方向は、配線本体 11 の延びる方向に対して自由に設定することができる。ダミー配線 15 と配線本体 11 とは、いずれかの位置で接触していればよい。

【0049】

なお、今回開示した上記実施の形態はすべての点で例示であって、限定的な解釈の根拠となるものではない。したがって、本発明の技術的範囲は、上記した実

施の形態のみによって解釈されるのではなく、特許請求の範囲の記載に基づいて画定される。また、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【図面の簡単な説明】

【図 1】 この発明に基づいた実施の形態 1 における半導体装置の配線構造を示し、図 2 における I-I 矢視断面を示す断面図である。

【図 2】 この発明に基づいた実施の形態 1 における半導体装置の配線構造を示す平面図である。

【図 3】 この発明に基づいた実施の形態 1 における半導体装置の配線構造の第 1 製造工程を示す断面図である。

【図 4】 この発明に基づいた実施の形態 1 における半導体装置の配線構造の第 2 製造工程を示す断面図である。

【図 5】 この発明に基づいた実施の形態 1 における半導体装置の配線構造の第 3 製造工程を示す断面図である。

【図 6】 この発明に基づいた実施の形態 1 における半導体装置の配線構造の第 4 製造工程を示す断面図である。

【図 7】 この発明に基づいた実施の形態 1 における半導体装置の配線構造の第 5 製造工程を示す断面図である。

【図 8】 この発明に基づいた実施の形態 1 における半導体装置の配線構造の第 6 製造工程を示す断面図である。

【図 9】 この発明に基づいた実施の形態 2 における半導体装置の配線構造を示す平面図である。

【図 10】 この発明に基づいた実施の形態 2 における半導体装置の配線構造の第 1 製造工程を示し、図 9 の XIV-XIV 矢視断面に対応する断面図である。

【図 11】 この発明に基づいた実施の形態 2 における半導体装置の配線構造の第 2 製造工程を示し、図 9 の XIV-XIV 矢視断面に対応する断面図である。

【図 12】 この発明に基づいた実施の形態 2 における半導体装置の配線構造の第 3 製造工程を示し、図 9 の XIV-XIV 矢視断面に対応する断面図である。

【図 13】 この発明に基づいた実施の形態 2 における半導体装置の配線構

造の第4製造工程を示し、図9のXIV-XIV矢視断面に対応する断面図である。

【図14】 この発明に基づいた実施の形態2における半導体装置の配線構造の第5製造工程を示し、図9のXIV-XIV矢視断面に対応する断面図である。

【図15】 ダミー配線の延びる方向を示す縦断面図である。

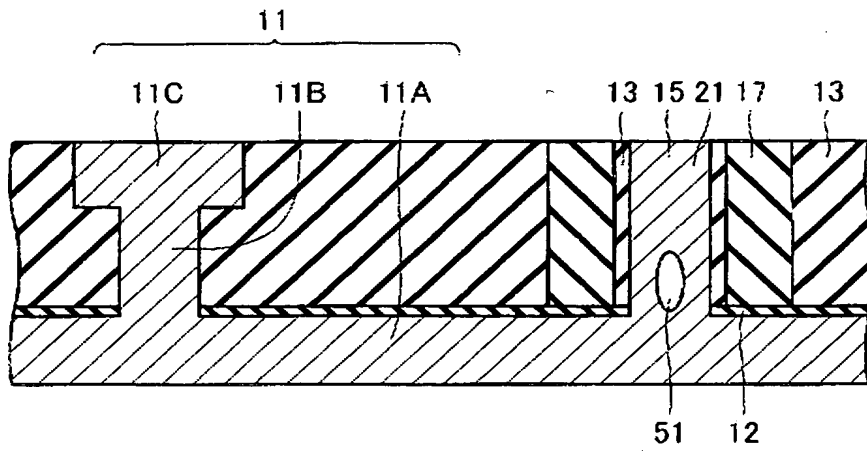
【図16】 ダミー配線の延びる方向を示す平面図である。

【符号の説明】

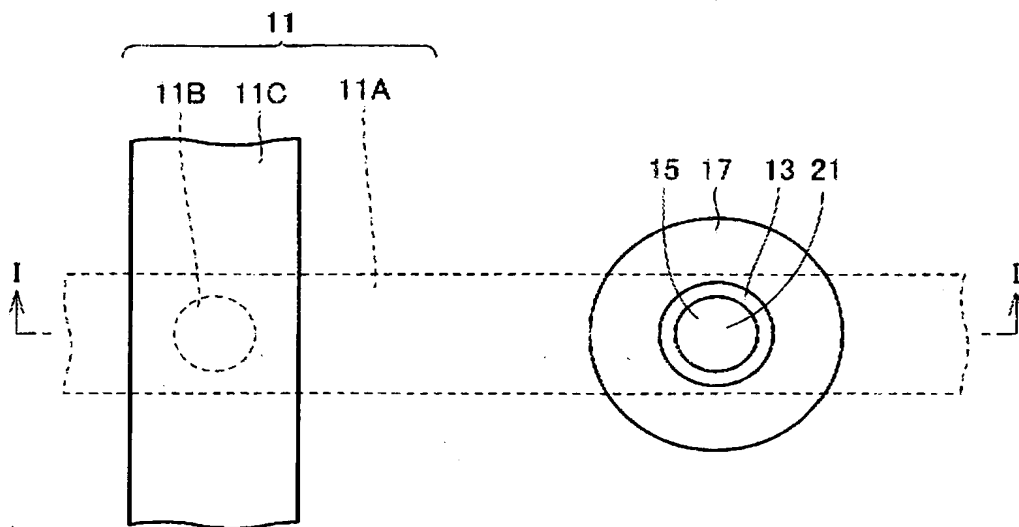
11 配線本体、15 ダミー配線、17 絶縁膜、21 応力集中部、51
ボイド。

【書類名】 図面

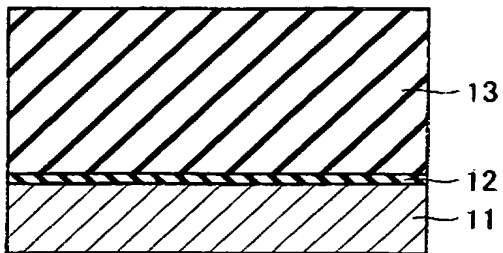
【図 1】



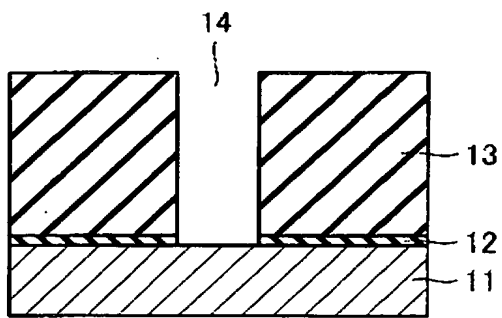
【図 2】



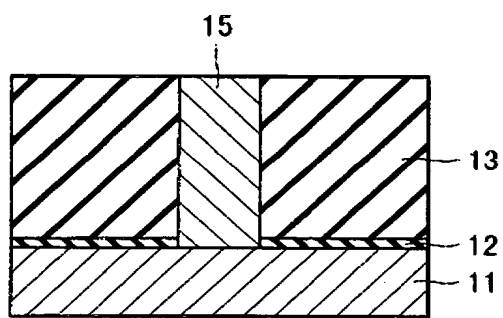
【図 3】



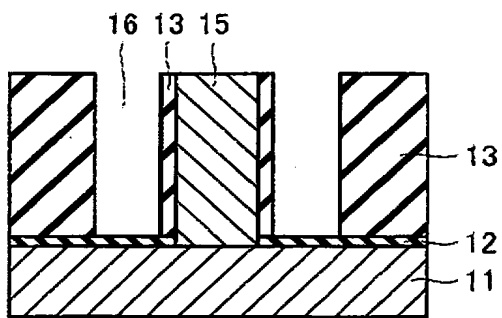
【図 4】



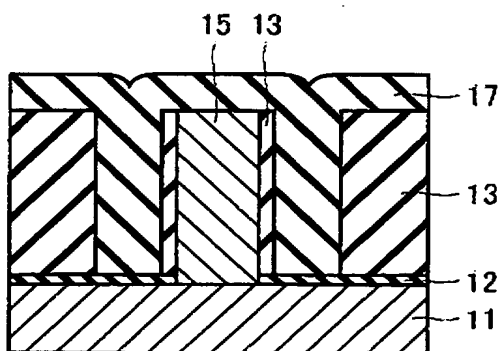
【図 5】



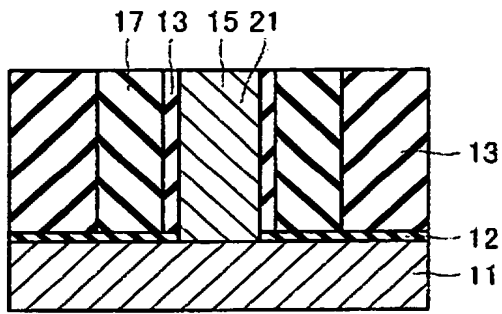
【図 6】



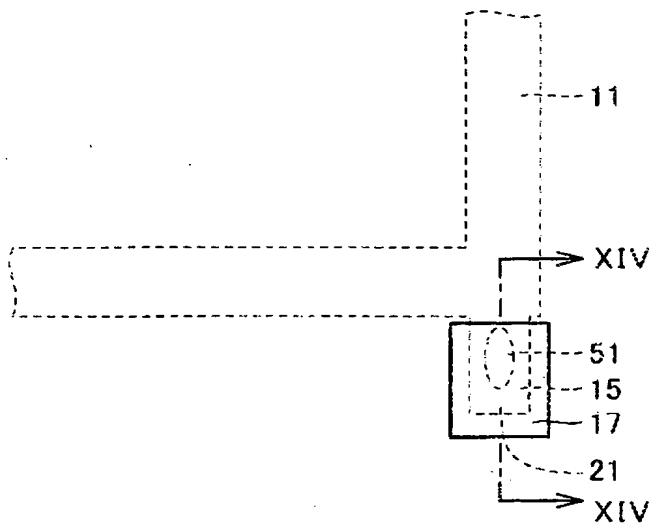
【図 7】



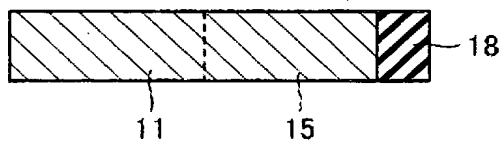
【図 8】



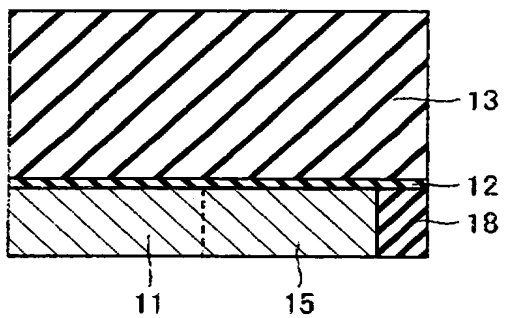
【図 9】



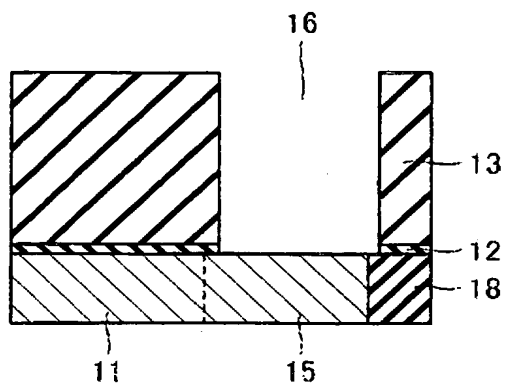
【図 10】



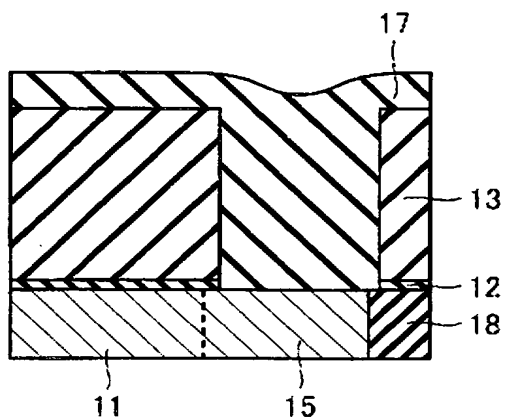
【図 11】



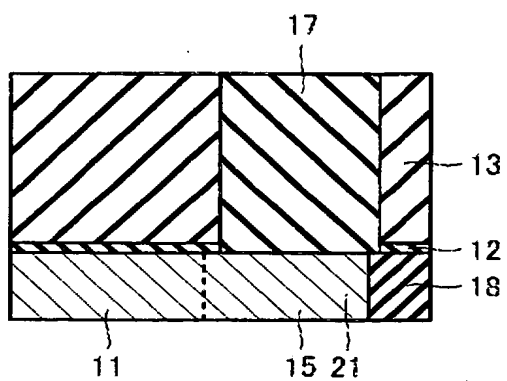
【図 1 2】



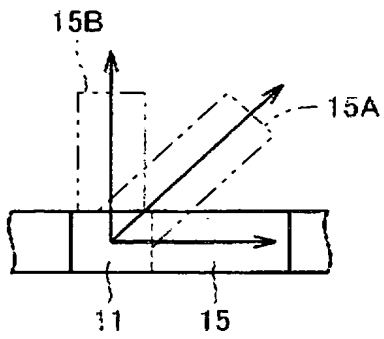
【図 1 3】



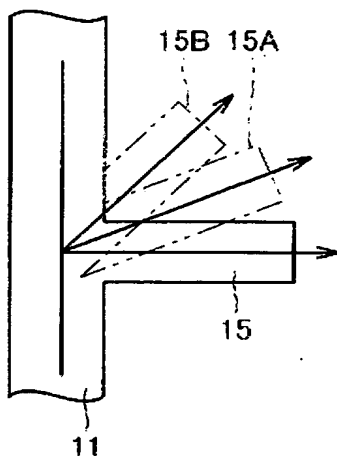
【図 1 4】



【図 15】



【図 16】



【書類名】 要約書

【要約】

【課題】 任意の位置において、配線内のボイドの発生を防止することができる半導体装置の配線構造を提供する。

【解決手段】 配線に、配線本体 11 に連続するダミー配線 15 を設け、ダミー配線 15 に配線本体 11 より高い引張り応力が発生している応力集中部 21 を設ける。この応力集中部 21 には、その近傍に高圧プラズマ CVD 法で形成した絶縁膜 17 を設け、この絶縁膜 17 により応力集中部 21 に引張り応力を発生させる。

【選択図】 図 1

特願 2 0 0 3 - 1 6 5 0 1 3

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ